

AXP323 PMIC For Multi-Core High-Performance System

1 特性

- 3 DCDCs
 - DCDC1: 0.5~1.2V, 10mV/step,
1.22~1.54V, 20mV/step,
1.6~3.4V, 0.1V/step,
IMAX=3A@VIN=5V
 - DCDC2: 0.5~1.2V, 10mV/step,
1.22~1.54V, 20mV/step,
IMAX=3A@VIN=5V
 - DCDC3: 0.5~1.2V, 10mV/step,
1.22~1.84V, 20mV/step,
IMAX=3A@VIN=5V
- 效率: 82%@5V-0.9V-1A
- DCDC1/2/3: COT Buck Converter
- DCDC1/2 支持双相, IMAX=5A
- 3 LDOs
 - RTCLDO: 1.8/2.5/2.8/3.3V, IMAX=30mA
 - ALDO1: 0.5~3.5V, 0.1V/step, IMAX=300mA, Ipeak>600mA
 - DLDO1: 0.5~3.5V, 0.1V/step, IMAX=500mA, Ipeak>900mA
- 支持 TWSI (Two Wire Serial Interface) 通信模式, 从机地址可定制为 0x36 或 0x37 (7 bits)
- 内部温度传感器及过温保护
- DCDC 欠/过压保护
- DCDC/LDO 的启动时序和默认电压可定制

2 应用

- OTT 盒子
- IPC

3 概述

AXP323 是一款高集成度的电源管理芯片, 针对需要多路电源转换输出的应用, 既可与其他 BMU 配合构成电池应用场景的电源解决方案, 又可用于 IPC、智能音箱等小功率无电池方案, 充分满足应用处理器系统对于电源相对复杂而精确控制的要求。

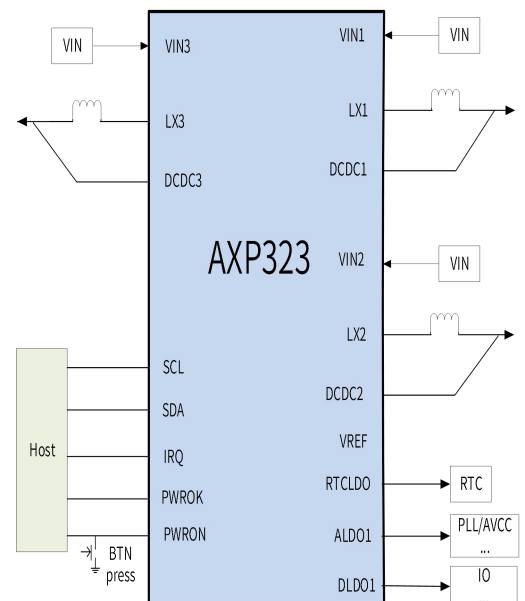
AXP323 支持 6 路电源输出 (包括 3 路 DCDC 和 3 路 LDO), 其中 DCDC1/2 支持双相工作, 可以作为高性能供电方案的大电流补充。为保证电源系统安全稳定, AXP323 集成了过压 (OVP)、欠压 (UVP)、过流 (OCP) 以及过温 (OTP) 等保护电路。另外, AXP323 具有开关机、休眠唤醒等电源管理功能, 体现了芯片集成化的管理价值。

AXP323 支持 TWSI, 让系统可以动态调节输出电压、控制电源的输出与关闭、灵活配置中断管理和休眠唤醒条件。

芯片信息

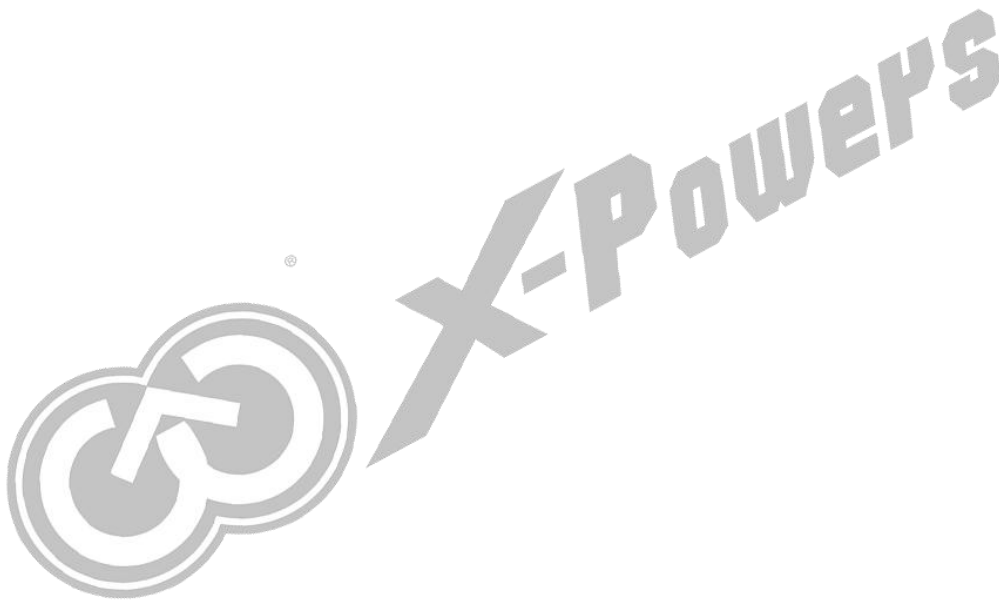
型号	封装	尺寸
AXP323	QFN-20	3mm * 3mm

简化应用框图



版本历史

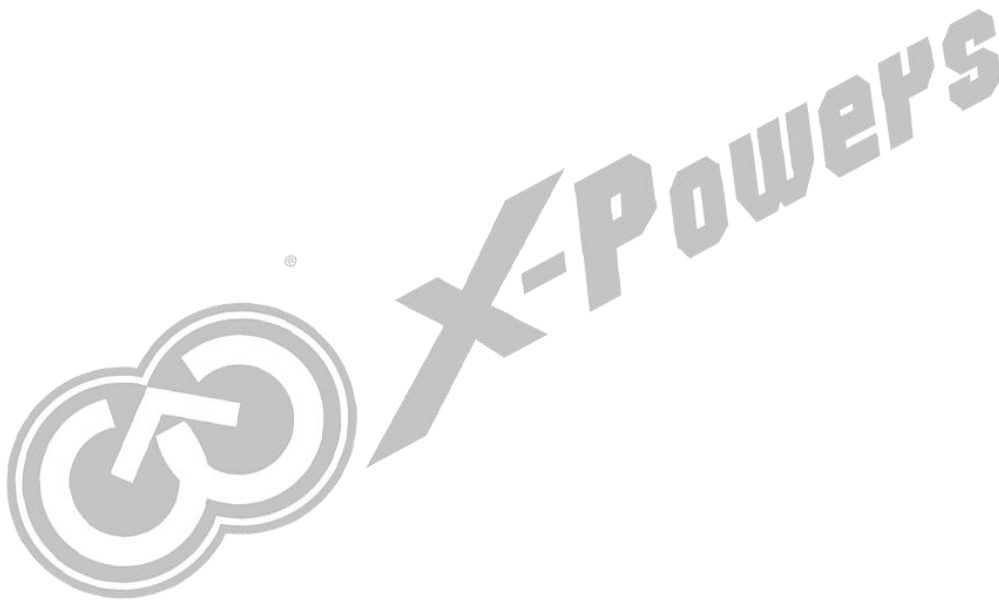
版本	日期	责任人	版本描述
1.0	2022-11-04	AWA 1017	创建文档。
1.1	2023-05-04	AWA 1017	1. 更新第 8 章 PCB Layout



目录

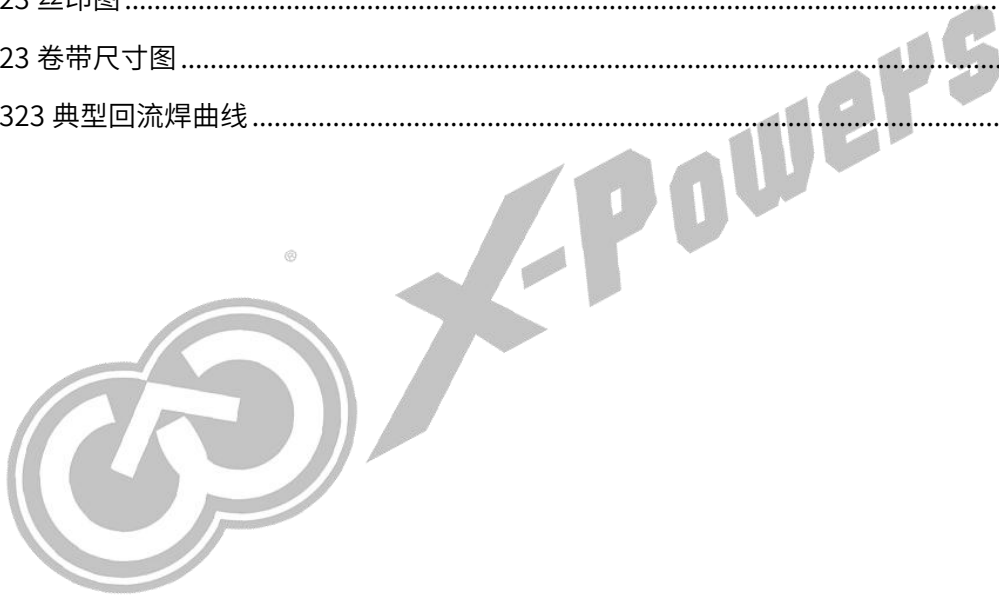
1 特性	1
2 应用	1
3 概述	1
版本历史	2
目录	3
图片目录	5
表格目录	6
4 管脚配置和功能	7
5 规格	8
5.1 极限参数 ⁽¹⁾	8
5.2 ESD 等级	8
5.3 推荐工作条件	8
5.4 热阻参数	8
5.5 电气参数	9
6 详细描述	11
6.1 概述	11
6.2 结构框图	12
6.3 TWSI 通信	13
6.4 工作模式和复位	14
6.4.1 按键 Power on-off Key (POK)	14
6.4.2 开机 Power on	14
6.4.3 关机 Power Off	15
6.4.4 休眠与唤醒	15
6.4.5 复位 Reset	16
6.5 多路电源输出	17
6.6 中断	17
6.7 寄存器	17
6.7.1 寄存器列表	17
6.7.2 寄存器描述	18
7 应用信息	23
7.1 DCDC/LDO 设计	23
7.2 IO 设计	23

7.3 典型应用	23
8 PCB Layout	24
9 封装, 运输, 储存和烘烤信息	25
9.1 封装	25
9.2 运输	26
9.3 储存	26
9.3.1 潮敏等级 Moisture Sensitivity Level(MSL)	26
9.3.2 包装内储存条件	27
9.3.3 包装外储存条件	27
9.4 烘烤	27
10 回流焊曲线	28



图片目录

图 4-1	Pin Map	7
图 6-1	结构框图	12
图 6-2	TWSI 波形	13
图 6-3	TWSI 时序	13
图 6-4	开机时序	14
图 6-5	按键关机时序	15
图 6-6	休眠唤醒流程	16
图 7-1	典型应用图	23
图 8-1	PCB 参考图	24
图 9-1	封装信息	25
图 9-2	AXP323 丝印图	25
图 9-3	AXP323 卷带尺寸图	26
图 10-1	AXP323 典型回流焊曲线	28



表格目录

表 4-1	管脚描述	7
表 5-1	极限参数	8
表 5-2	ESD 等级	8
表 5-3	推荐工作条件	8
表 5-4	热阻参数	8
表 5-5	电气参数	9
表 6-1	TWSI 的读写地址	13
表 6-2	时序参数	13
表 6-3	电源输出信息	17
表 6-4	中断信息	17
表 9-1	AXP323 丝印信息	25
表 9-2	AXP323 包装数量信息	26
表 9-3	MSL 对应表	26
表 9-4	AXP323 包装内储存条件	27
表 9-5	AXP323 包装外储存条件	27
表 9-6	AXP323 烘烤条件	27
表 10-1	AXP323 回流焊曲线条件	28

4 管脚配置和功能

图 4-1 Pin Map

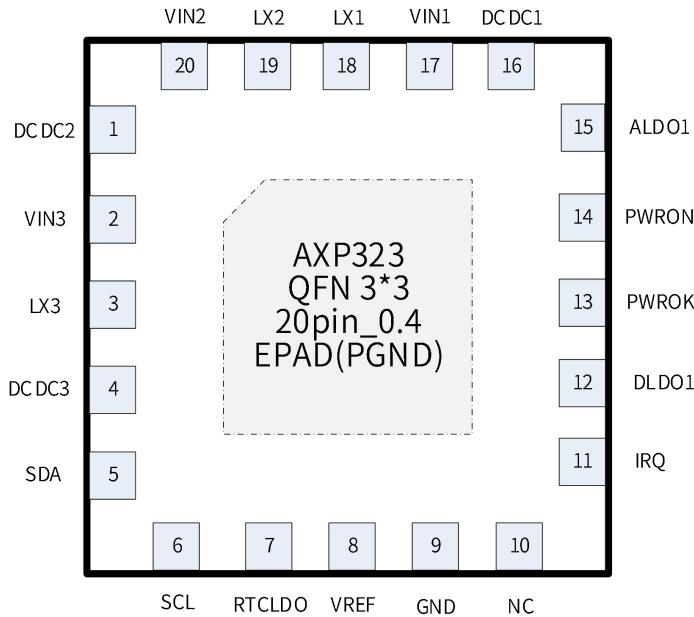


表 4-1 管脚描述

管脚		I/O(1)	描述
序号	名称		
1	DCDC2	I	DCDC2 反馈信号
2	VIN3	PI	DCDC3 电源输入，外接输入电容
3	LX3	PO	DCDC3 开关节点，外接电感
4	DCDC3	I	DCDC3 反馈信号
5	SDA	IO	TWSI 数据
6	SCL	IO	TWSI 时钟输入
7	RTCLDO	PO	可定制为常开 LDO，用于给 RTC 模块供电
8	VREF	AIO	内部参考电压，外接 1uF 电容。
9	GND	GND	芯片模拟地
10	NC	/	浮空即可
11	IRQ	IO	中断指示/开机/唤醒
12	DLDO1	PO	DLDO1 输出，外接输出电容
13	PWROK	IO	芯片开关机状态指示
14	PWRON	I	开机键，一般外接按键 可定制为 EN 功能
15	ALDO1	PO	ALDO1 输出，外接输出电容
16	DCDC1	I	DCDC1 反馈信号
17	VIN1	PI	DCDC1 电源输入，外接输入电容
18	LX1	PO	DCDC1 开关节点，外接电感
19	LX2	PO	DCDC2 开关节点，外接电感
20	VIN2	PI	DCDC2 电源输入，外接输入电容

(1)O 表示输出，I 表示输入，IO 表示输入/输出，D 表示数字，A 表示模拟，P 表示电源，G 表示地。

5 规格

5.1 极限参数⁽¹⁾

表 5-1 极限参数

SYMBOL	DESCRIPTION	MIN	MAX	UNIT
VIN1/VIN2/VIN3	Input Voltage	-0.3	7	V
Ta	Operating Temperature Range	-40	85	°C
TJ	Junction Temperature Range	-40	125	°C
Ts	Storage Temperature Range	-40	150	°C
TLEAD	Maximum Soldering Temperature (at leads, 10sec)		300	°C

(1) Stresses beyond those listed under absolute maximum ratings may cause permanent damage to the device. These are stress ratings only. Functional operation of the device at these or any other conditions beyond those indicated under recommended operating conditions is not implied. Exposure to absolute maximum rated conditions for extended periods may affect device reliability.

5.2 ESD 等级

表 5-2 ESD 等级

		VALUE	UNIT
VESD	Human body model(HBM) ⁽¹⁾	±2000	V
	Charged device model(CDM) ⁽²⁾	±750	V

(1) Reference: ESDA/JEDEC JS-001-2017.

(2) Reference: JEDEC EIA/JESD22-C101F.

5.3 推荐工作条件

表 5-3 推荐工作条件

SYMBOL	DESCRIPTION	MIN	MAX	UNIT
VIN	Input voltage	3.0	5.5	V

5.4 热阻参数

表 5-4 热阻参数

Thermal Metric ⁽¹⁾		VALUE	UNIT
θ_{JA}	Junction-to-ambient thermal resistance	32.6	°C/W
θ_{JB}	Junction-to-board thermal resistance	6.82	
θ_{JC}	Junction-to-case(top) thermal resistance	12.32	

(1) Thermal metrics are calculated refer to JEDEC document JESD51. The values are based on simulation.

5.5 电气参数

 $V_{IN} = 5V, T_A = 25^\circ C$
表 5-5 电气参数

SYMBOL	DESCRIPTION	CONDITIONS	MIN	TYP	MAX	UNIT
PMIC Under Voltage						
V_{OFF}	PMIC Under Voltage Power off			2.6		V
Off Mode Current						
I_{OFF}	OFF Mode Current	$V_{IN}=5V$		10		μA
TWSI						
V_{CC}	Input Supply Voltage		1.8	3.3		V
ADDRESS	TWSI Slave Address (7 bits)			0x36/ 0x37		
f_{SCK}	Clock Operating Frequency			0.4		MHz
V_{IL}	SCK/SDA Logic Low Voltage				0.3VCC	V
V_{IH}	SCK/SDA Logic High Voltage		0.7VCC			MHz
DCDC						
f_{OSC}	Oscillator Frequency			1.5		MHz
Efficiency		5V-0.9V-1A		82%		
DCDC1						
V_{IN1}	VIN1 Input Voltage		V_{OFF}		5.5	V
I_{DC1OUT}	Available Output Current	$V_{IN1}=5V$		3000		mA
V_{DC1OUT}	Output Voltage Range		0.5		3.4	V
V_{DC1_STEP}	Output Voltage Step	$V_{DC1OUT}=0.5\sim 1.2V$		10		mV/ step
		$V_{DC1OUT}=1.22\sim 1.54V$		20		
		$V_{DC1OUT}=1.6\sim 3.4V$		100		
V_{DC1_ACC}	Output Voltage Accuracy	$V_{DC1OUT}\leq 1V$, CCM mode		± 30		mV
		$V_{DC1OUT}> 1V$, CCM mode		$\pm 3\%$		
V_{DC1_OVP}	Over Voltage Protection			120%* V_{DC1OUT}		V
V_{DC1_UVP}	Under Voltage Protection			85%* V_{DC1OUT}		V
DCDC2						
V_{IN2}	VIN2 Input Voltage		V_{OFF}		5.5	V
I_{DC2OUT}	Available Output Current	$V_{IN2}=5V$		3000		mA
V_{DC2OUT}	Output Voltage Range		0.5		1.54	V
V_{DC2_STEP}	Output Voltage Step	$V_{DC2OUT}=0.5\sim 1.2V$		10		mV/ step
		$V_{DC2OUT}=1.22\sim 1.54V$		20		
V_{DC2_ACC}	Output Voltage Accuracy	$V_{DC2OUT}\leq 1V$, CCM mode		± 30		mV

SYMBOL	DESCRIPTION	CONDITIONS	MIN	TYP	MAX	UNIT
		$V_{DC2OUT} > 1V$, CCM mode		$\pm 3\%$		
V_{DC2_OVP}	Over Voltage Protection			$120\% * V_{DC2OUT}$		V
V_{DC2_UVP}	Under Voltage Protection			$85\% * V_{DC2OUT}$		V
DCDC3						
V_{IN3}	VIN3 Input Voltage		V_{OFF}		5.5	V
I_{DC3OUT}	Available Output Current	$V_{IN3} = 5V$		3000		mA
V_{DC3OUT}	Output Voltage Range		0.5		1.84	V
V_{DC3_STEP}	Output Voltage Step	$V_{DC3OUT} = 0.5 \sim 1.2V$		10		mV/step
		$V_{DC3OUT} = 1.22 \sim 1.84V$		20		mV/step
V_{DC3_ACC}	Output Voltage Accuracy	$V_{DC3OUT} \leq 1V$, CCM mode		± 30		mV
		$V_{DC3OUT} > 1V$, CCM mode		$\pm 3\%$		
V_{DC3_OVP}	Over Voltage Protection			$120\% * V_{DC3OUT}$		V
V_{DC3_UVP}	Under Voltage Protection			$85\% * V_{DC3OUT}$		V
RTCLDO						
V_{RTCLDO}	Output Voltage	$I_{RTC_VCC} = 1mA$		1.8/ 2.5/ 2.8/ 3.3		V
I_{RTCLDO}	Output Current			30		mA
ALDO1						
V_{ALDO1}	Output Voltage Range	$I_{ALDO1} = 1mA$	0.5		3.5	V
V_{ALDO1_STEP}	Output Voltage Step			100		mV/step
V_{ALDO1_ACC}	Output Voltage Accuracy	$V_{ALDO1} \leq 1V$		± 40		mV
		$V_{ALDO1} > 1V$		$\pm 3\%$		
I_{ALDO1}	Output Current			300		mA
DLDO1						
V_{DLDO1}	Output Voltage Range	$I_{DLDO1} = 1mA$	0.5		3.5	V
V_{DLDO1_STEP}	Output Voltage Step			100		mV/step
V_{DLDO1_ACC}	Output Voltage Accuracy	$V_{DLDO1} \leq 1V$		± 50		mV
		$V_{DLDO1} > 1V$		$\pm 3\%$		
I_{DLDO1}	Output Current			500		mA

6 详细描述

6.1 概述

AXP323 是一款高集成度的电源管理芯片，针对需要多路电源转换输出的应用，既可与其他 BMU 配合构成电池应用场景的电源解决方案，又可用于 IPC、智能音箱等小功率无电池方案，充分满足应用处理器系统对于电源相对复杂而精确控制的要求。

AXP323 支持 6 路电源输出（包括 3 路 DCDC 和 3 路 LDO），其中 DCDC1/2 支持双相工作，可以作为高性能供电方案的大电流补充。为保证电源系统安全稳定，AXP323 集成了过压（OVP）、欠压（UVP）、过流（OCP）以及过温（OTP）等保护电路。另外，AXP323 具有开关机、休眠唤醒等电源管理功能，体现了芯片集成化的管理价值。

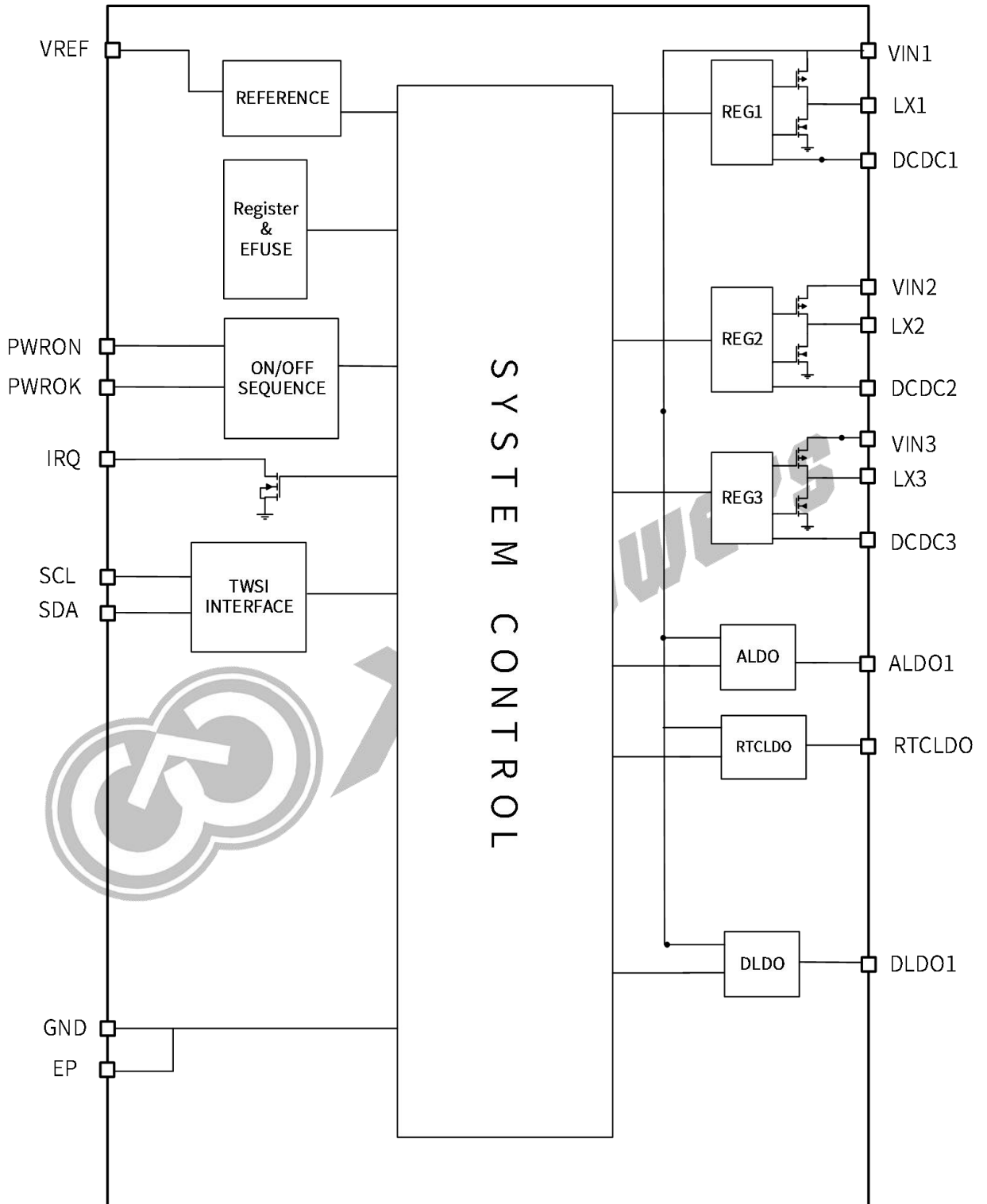
AXP323 支持 TWSI，让系统可以动态调节输出电压、控制电源的输出与关闭、灵活配置中断管理和休眠唤醒条件。

AXP323 为 3mm x 3mm 20-pin QFN 封装。



6.2 结构框图

图 6-1 结构框图



6.3 TWSI 通信

当 AXP323 工作时，TWSI 接口 SCL/SDA 管脚上拉到系统 IO 电源，则 Host 可以通过此接口对 AXP323 的工作状态进行灵活的调整和监视，并获得丰富的信息。默认从机地址为 0x6C/0x6D。

注：“Host”指的是应用系统的主处理器。

TWSI 的波形如下图所示。

图 6-2 TWSI 波形

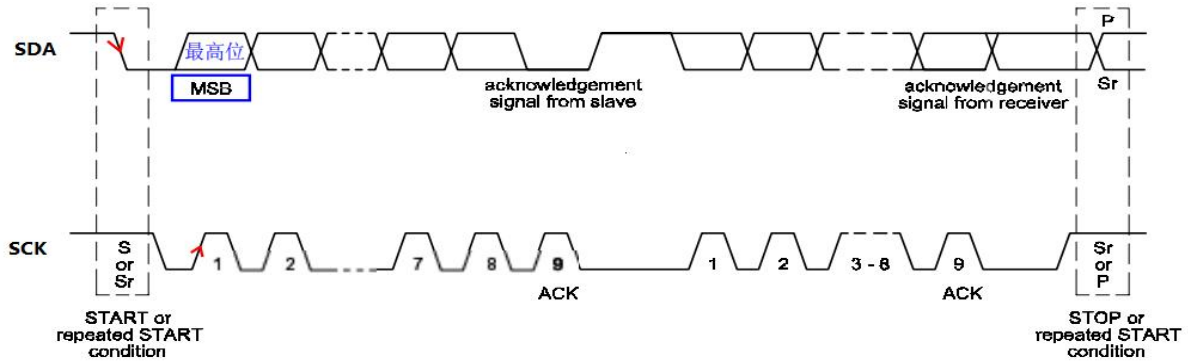


表 6-1 TWSI 的读写地址

BYTE	BIT							
	MSB	6	5	4	3	2	1	0
WRITE	0	1	1	0	1	1	0	0
READ	0	1	1	0	1	1	0	1

图 6-3 TWSI 时序

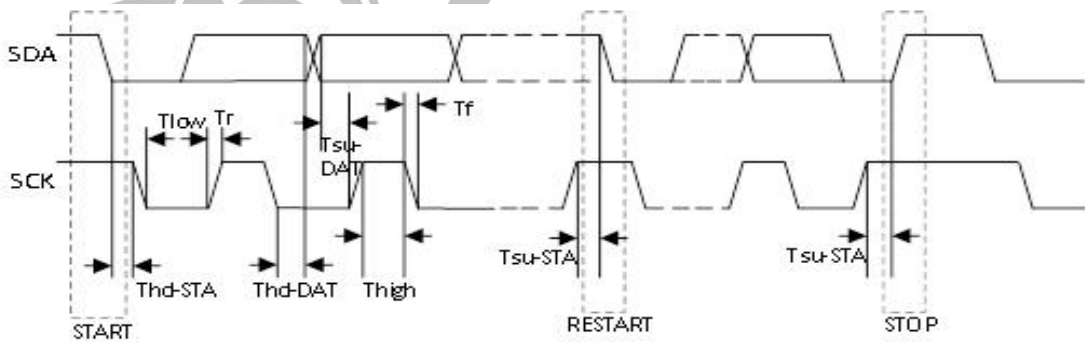


表 6-2 时序参数

参数	符号	标准模式			快速模式			单位
		最小值	典型值	最大值	最小值	典型值	最大值	
SCK 时钟频率	Fsck	0	-	100	0	-	400	kH z
重复起始条件的建立时间	Tsu-STA	4.7	-	-	0.6	-	-	us
重复起始条件的保持时间	Thd-STA	4.0	-	-	0.6	-	-	us
数据建立时间	Tsu-DAT	250	-	-	100	-	-	ns
数据保持时间	Thd-DAT	0	-	-	0	-	0.9	us
停止条件的建立时间	Tsu-STO	4.0	-	-	0.6	-	-	us

参数	符号	标准模式			快速模式			单位
		最小值	典型值	最大值	最小值	典型值	最大值	
SCK 时钟的低电平时间	Tlow	4.7	-	-	1.3	-	-	us
SCK 时钟的高电平时间	Thigh	4.0	-	-	0.6	-	-	us
SDA 和 SCK 信号的下降时间	Tf	-	-	300	20	-	300	ns
SDA 和 SCK 信号的上升时间	Tr	-	-	1000	20	-	300	ns

6.4 工作模式和复位

AXP323 有关机状态 (power off) 和开机状态 (power on)。关机状态下除了 RTCLDO (若定制为常开)，其他各路输出关闭，此时芯片的总功耗约 6uA(定制为 RTCLDO 常开时约 10uA)。

6.4.1 按键 Power on-off Key (POK)

EN/PWRON 管脚为功能复用引脚，由客户定制，默认作为 PWRON 管脚使用。在 PWRON 管脚到 GND 之间连接一个按键，可作为独立的开关机按键 Power on-off Key (POK)。AXP323 可以自动识别这个按键的“上升沿”、“下降沿”、“长按”和“短按”并作出相应的响应。

6.4.2 开机 Power on

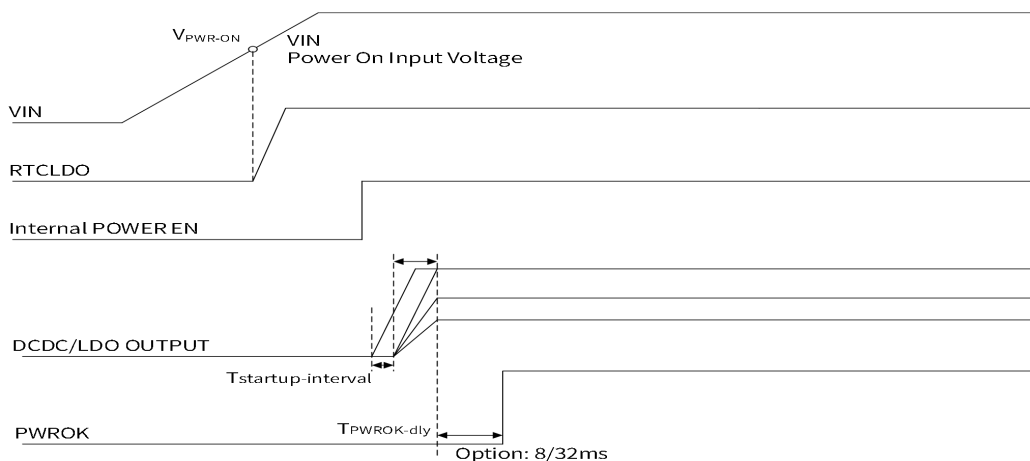
1 当 EN/PWRON 作为 PWRON 使用时，开机源包括：

- (1) 按键开机。POK 按键拉低时间超过 ONLEVEL。
- (2) VIN 从低电平变为高电平。该开机功能可定制。
- (3) IRQ 低电平并通过内部 16ms debounce。该开机功能可定制。

2 当 EN/PWRON 作为 EN 使用时，EN pin 电压从低电平变为高电平(>1.2V)，芯片开机。

开机时，各路电源输出按照定制的时序启动。

图 6-4 开机时序



6.4.3 关机 Power Off

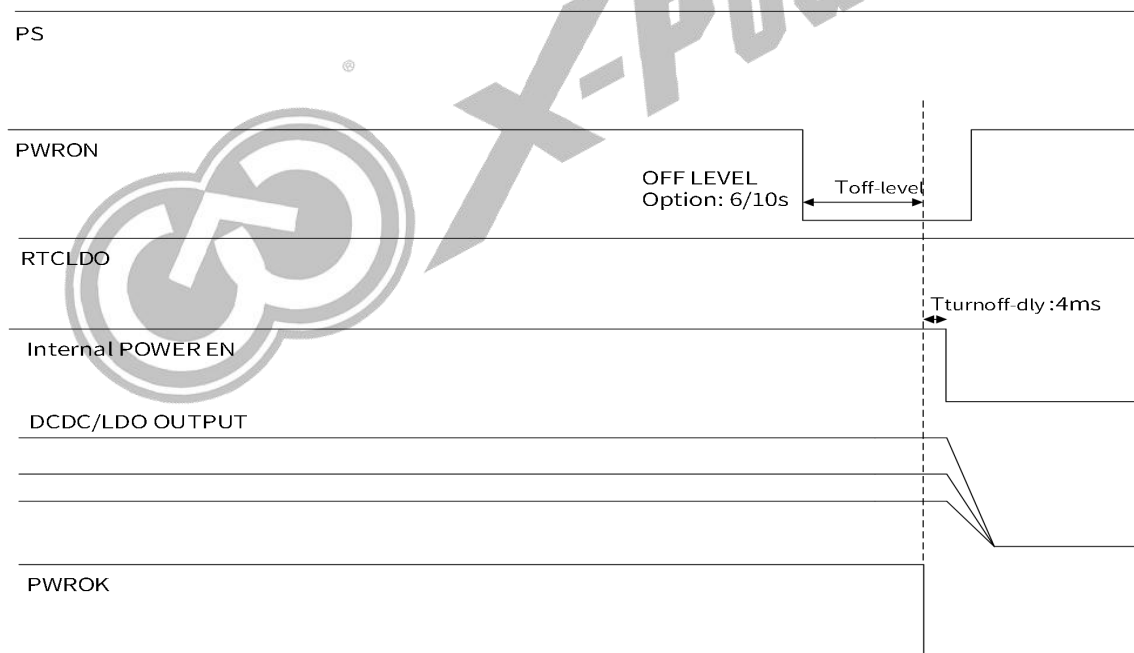
1 当 EN/PWRON 作为 PWRON 使用时，关机源包括：

- (1) 按键关机。POK 按键拉低时间超过 OFFLEVEL。由 REG1BH[1]决定该关机功能是否打开，由 REG1BH[0]决定通过该功能关机后是否重启。
- (2) 软件关机。向 REG1AH[7]写“1”。
- (3) VIN 从高电平变为低电平，即 $V_{IN} < V_{OFF}$ (默认 2.6V)。
- (4) $V_{IN} > 5.8V$ 。
- (5) DCDC 输出电压低于设定电压的 85%。由 REG1DH[3:1]决定该关机功能是否打开。
- (6) DCDC 输出电压高于设定电压的 120%。由 REG1DH[0]决定该关机功能是否打开。
- (7) DLDO1 发生过流(>1A)。由 REG1DH[4]决定该关机功能是否打开。
- (8) 芯片内部过温，超过 warning level(默认 125°C)。由 REG1AH[1]决定该关机功能是否打开。

2 当 EN/PWRON 作为 EN 使用时，关机源包括：

- (1) EN pin 电压从高电平变为低电平(<1.0V)。
- (2) 与作为 PWRON pin 使用的关机源 3~关机源 8 一致。

图 6-5 按键关机时序



6.4.4 休眠与唤醒

在开机的情况下，如果系统需要进入 Sleep 模式，并将其中某一路或几路电压输出关闭，则可由 REG1CH[0]控制，决定是否由以下触发信号触发 wakeup：

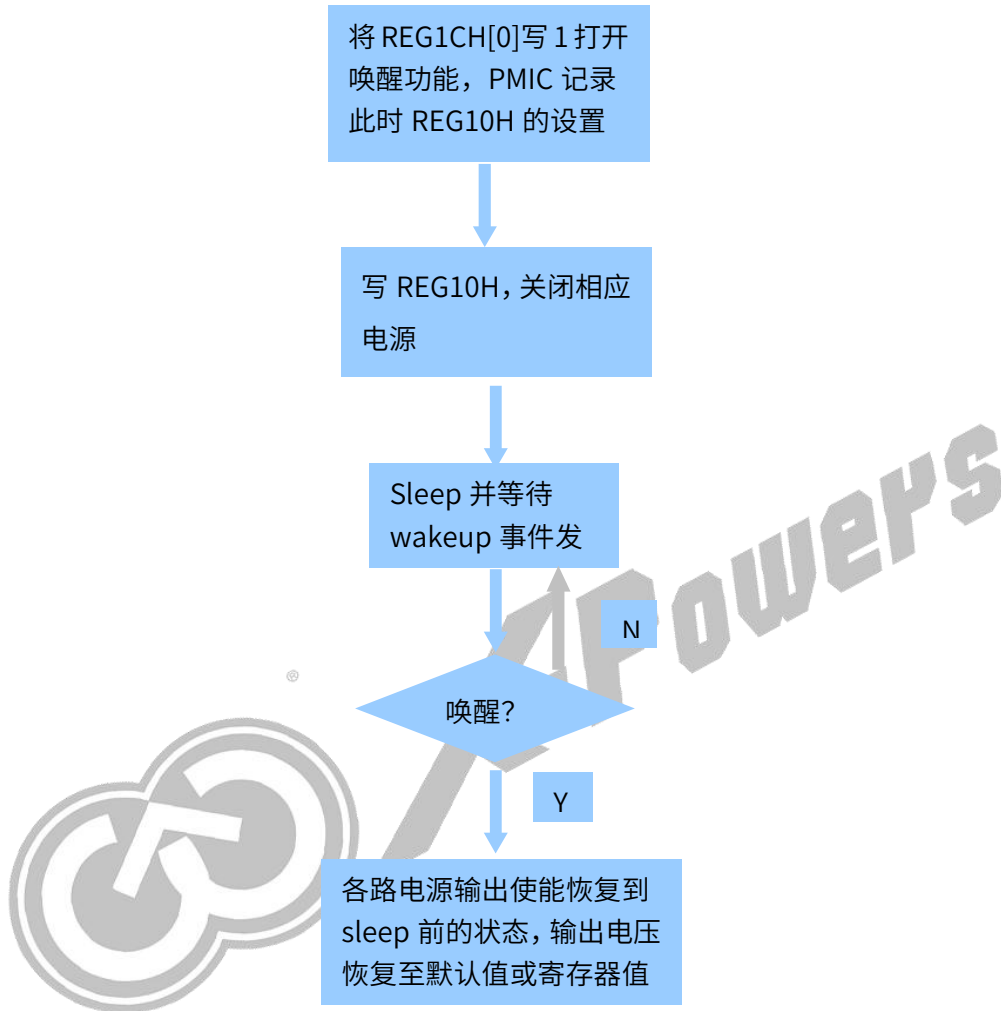
1 软件唤醒。向 REG1CH[1]写“1”。

2 IRQ pin 低电平唤醒。向 REG 1CH[4]写“1”，然后通过触发 IRQ 中断将 IRQ pin 拉低并通过 16ms debounce，即 (POKPIRQ(REG 20H[7]=1) 或 POKPNRQ(REG 20H[6]=1)或 POKSIRQ(REG 20H[5]=1) 或 POKLIRQ(REG 20H[4]=1) 或 DCDC3 欠压中断(REG 20H[3]=1) 或 DCDC2 欠压中断(REG 20H[2]=1) 或 芯片过温中断(REG 20H[0]=1))；或外部将 IRQ pin 拉低并通过 16ms debounce。

这些触发源让 AXP323 将各路输出电源开关状态恢复到 REG1CH[0]被写“1”之前的状态并将电压恢复为默认值或寄存器设定值（该功能由 REG1CH[2]决定），各路被关闭的电源依次按照设定的上电时序进行恢复。

如下为 Sleep 和 Wakeup 模式下的控制流程。

图 6-6 休眠唤醒流程



6.4.5 复位 Reset

AXP323 有两种 reset 方式：System reset 和 Power on reset (POR)。

- System reset

System reset 指 PMIC 先关机然后开机，即执行 restart，各路电源掉电和上电的时序与正常开关机时序一致，并将相应的寄存器进行复位。System reset 期间，RTCLDO 是一直打开的（若 RTCLDO 定制为常开）。System reset 可以通过以下两种方式实现。

(1) 开机情况下，下拉 PWROK

AXP323 的 PWROK 可以作为应用系统的复位信号。在开机过程中，PWROK 输出低电平，当各路电源的输出电压稳定达到设定值后，PWROK 会被拉高，从而实现应用系统的上电复位。

在应用系统正常工作过程中，通过外部按键或其他原因将 PWROK 拉低，则 AXP323 将关机并重新开机，各路输出电源上电时序按照设定的时序开启。该 reset 功能由 REG1AH[4]决定。

(2) 向 REG1AH[6]写“1”，进行软件 reset。

- Power on reset (POR)

Power on reset 指 PMIC 内部所有的逻辑都会进行一次复位操作。在 POR 期间，所有的 DCDC/LDO 包括 RTCLDO，都会先掉电再上电。

6.5 多路电源输出

AXP323 提供的多路输出电压及功能列表如下。

表 6-3 电源输出信息

输出通路	类型	默认电压	启动步骤	应用建议	最大驱动能力
DCDC1	BUCK	Customization	Customization	GPU	3000mA
DCDC2	BUCK			CPU	3000mA
DCDC3	BUCK			DRAM	3000mA
ALDO1	LDO			PLL/AVCC……	300mA
DLDO1	LDO			IO	500mA
RTCLDO	LDO			RTC	30mA

AXP323 包含 3 路同步降压型 DCDC 和 3 路 LDO。DCDC 的工作频率默认为 1.5MHz，外围可使用小型电感和电容元件。

所有的 DCDC/LDO 都支持 discharge 功能，即在输出关闭的情况下，可以通过内部 discharge 通路将外部电容上的电荷迅速释放。

DCDC2 具有 DVM 功能，通过寄存器 REG14H[7]使能；支持两种斜率 1step/20us 和 1step/40us，通过寄存器 REG12H[4]进行选择，默认为 1step/20us。

DCDC/LDO 的默认电压和启动时序可定制。启动时序有 4 级，即 0-3，分别表示上电默认第 1、2、3 步启动以及不启动此路电源。另外，启动间隔可定制为 2/4/16/32ms。

6.6 中断

在某些特定事件发生时，AXP323 通过拉低 IRQ 的中断机制来提醒 Host，并将中断状态保存在中断状态寄存器中（参见 REG21H），向相应的状态寄存器位写“1”则清除相应的中断。当无中断事件时，IRQ 拉高。每个中断都可以通过中断控制寄存器来屏蔽（参见 REG20H）。

表 6-4 中断信息

位置	中断号	含义
REG20H[7]	IRQ1	PWRON 按键上升沿
REG20H[6]	IRQ2	PWRON 按键下降沿
REG20H[5]	IRQ3	PWRON 按键短按
REG20H[4]	IRQ4	PWRON 按键长按
REG20H[3]	IRQ5	DCDC3 欠压
REG20H[2]	IRQ6	DCDC2 欠压
REG20H[0]	IRQ7	芯片过温

6.7 寄存器

6.7.1 寄存器列表

地址	描述	R/W	默认值
----	----	-----	-----

地址	描述	R/W	默认值
00	开机源指示寄存器	R	
10	电源输出开关控制寄存器	R/W	XXH
12	DCDC 控制寄存器 1	R/W	00H
13	DCDC1 电压设置寄存器	R/W	XXH
14	DCDC2 电压设置寄存器	R/W	XXH
15	DCDC3 电压设置寄存器	R/W	XXH
16	ALDO1 电压设置寄存器	R/W	XXH
17	DLDO1 电压设置寄存器	R/W	XXH
1A	关机、重启控制寄存器	R/W	20H
1B	关机时序、按键关机控制寄存器	R/W	06H
1C	电源唤醒控制寄存器	R/W	00H
1D	输出监视控制寄存器	R/W	1FH
1E	POK 参数设置寄存器	R/W	80H
20	IRQ 控制寄存器	R/W	31H
21	IRQ 状态寄存器	R/W	00H
22	DCDC 控制寄存器 2	R/W	00H

6.7.2 寄存器描述

6.7.2.1 REG 00H: 开机源指示寄存器

复位: System reset

Bit	描述	R/W
7-5	保留	R
4	VIN 为高时 EN 从低到高开机, 或 EN 为高时 VIN 从低到高开机	R
3	IRQ 低电平开机	R
2	PWRON 按键开机	R
1	保留	R
0	VIN 从低到高开机	R

6.7.2.2 REG 10H: 电源输出开关控制寄存器

默认值: XXH

复位: system reset

Bit	描述	R/W	默认值
7-5	保留	RW	0
4	DLDO1 开关控制	RW	定制
3	ALDO1 开关控制		
2	DCDC3 开关控制		
1	DCDC2 开关控制		
0	DCDC1 开关控制		

0: 关闭; 1: 打开

6.7.2.3 REG 12H: DCDC控制寄存器1

默认值: 00H

复位: system reset

Bit	描述	R/W	默认值
7	DCDC2 FCCM 控制: 0: NOT FCCM	RW	0

	1: FCCM		
6	DCDC3 FCCM 控制: 0: NOT FCCM 1: FCCM	RW	0
5	DCDC1 FCCM 控制: 0: NOT FCCM 1: FCCM	RW	0
4	DCDC2 DVM 斜率控制 0: 1step/20us 1: 1step/40u	RW	0
3-0	保留	RW	0

6.7.2.4 REG 13H: DCDC1电压设置寄存器

默认值: XXH

复位: system reset

Bit	描述	R/W	默认值
7	保留	RW	0
6-0	DCDC1 电压设置 bit6-0: 0.5~1.2V, 10mV/step, 71steps 1.22~1.54V, 20mV/step, 17steps 1.6~3.4V, 100mV/step, 19 step	RW	定制

6.7.2.5 REG 14H: DCDC2电压设置寄存器

默认值: XXH

复位: system reset

Bit	描述	R/W	默认值
7	DCDC2 DVM 使能控制 0: 关闭 DVM 1: 打开 DVM	RW	0
6-0	DCDC2 电压设置 bit6-0: 0.5~1.2V, 10mV/step, 71steps 1.22~1.54V, 20mV/step, 17steps	RW	定制

6.7.2.6 REG 15H: DCDC3电压设置寄存器

默认值: XXH

复位: system reset

Bit	描述	R/W	默认值
7	保留	RW	0
6-0	DCDC3 电压设置 bit6-0: 0.5~1.2V, 10mV/step, 71steps 1.22~1.84V, 20mV/step, 32steps	RW	定制

6.7.2.7 REG 16H: ALDO1电压设置寄存器

默认值: XXH

复位: system reset

Bit	描述	R/W	默认值
7-5	保留	RW	0
4-0	ALDO1 电压设置 bit4-0: 0.5~3.5V, 100mV/step, 31steps	RW	定制

6.7.2.8 REG 17H: DLDO1电压设置寄存器

默认值: XXH

复位: system reset

Bit	描述	R/W	默认值
7-5	保留	RW	0
4-0	DLDO1 电压设置 bit4-0: 0.5~3.5V, 100mV/step, 31steps	RW	定制

6.7.2.9 REG 1AH: 关机、重启控制寄存器

默认值: 20H

复位: bit [7:6]为 System reset, 其他 bit 为 Power on reset

Bit	描述	R/W	默认值
7	软件关机控制。对该 bit 写 1 后将关闭 PMIC 的输出, 该 bit 自动清零。	RW	0
6	软件重启控制。对该 bit 写 1 后 PMIC 将重启, 该 bit 自动清零。	RW	0
5	芯片启动时监控 PWROK pin 状态, 判断上电是否正常。 0: 不监控 1: 监控	RW	1
4	PWROK 拉低重启 PMIC 功能设置 0: 不重启 1: 重启	RW	0
3-2	保留	RW	0
1	PMIC 内部过温关机功能设置 0: 不关机 1: 关机	RW	0
0	温度保护阈值设置 0: 125°C 1: 145°C	RW	0

6.7.2.10 REG 1BH: 关机时序、按键关机控制寄存器

默认值: 06H

复位: Power on reset

Bit	描述	R/W	默认值
7-4	保留	RW	0000
3	电源输出关闭时序控制 0: 各路输出同时关闭 1: 与开机启动时序相反	RW	0
2	关机时 PWROK 拉低后延时 4ms 再关闭各路输出 0: 不延时 1: 延时	RW	1
1	按键时间大于 OFFLEVEL 时自动关机功能设置 0: 不关机 1: 关机	RW	1
0	按键时间大于 OFFLEVEL 时自动关机后是否自动重启 0: 不自动重启 1: 自动重启	RW	0

6.7.2.11 REG 1CH: 电源唤醒控制寄存器

默认值: 00H

复位: bit[3]&[1:0]为 System reset, 其他 bit 为 Power on reset

Bit	描述	R/W	默认值
7:5	保留	RW	0
4	IRQ Pin 低电平唤醒功能设置 0: 关闭 1: 打开	RW	0
3	PWROK 在唤醒过程中是否被拉低 0: 不拉低 1: 拉低	RW	0
2	唤醒时输出电压恢复控制 0: 恢复到默认值 1: 对电压不做处理 (由寄存器设定值决定)	RW	0
1	软件唤醒控制。对该 bit 写 1 后各路输出将恢复, 该 bit 自动清零。	RW	0
0	Sleep 模式使能设置 0: 关闭 1: 打开	RW	0

6.7.2.12 REG 1DH: 输出监视控制寄存器

默认值: 1FH

复位: Power on reset

Bit	描述	R/W	默认值
7-5	保留	RW	000
4	DLDO1 过流关机功能设置 0: 关闭 1: 打开	RW	1
3	DCDC3 欠压关机功能设置 0: 关闭 1: 打开	RW	1
2	DCDC2 欠压关机功能设置 0: 关闭 1: 打开	RW	1
1	DCDC1 欠压关机功能设置 0: 关闭 1: 打开	RW	1
0	DCDC 过压关机功能设置 0: 关闭 1: 打开	RW	1

6.7.2.13 REG 1EH: POK参数设置寄存器

默认值: 80H

复位: Power on reset

Bit	描述	R/W	默认值
7	保留	RW	1
6-2	保留	RW	0
1	OFFLEVEL 设置 0: 6s 1: 10s	RW	0
0	IRQLEVEL 设置 0: 1.5s 1: 2.5s	RW	0

6.7.2.14 REG 20H: IRQ控制寄存器

默认值: 31H

复位: System reset

Bit	描述	R/W	默认值
7	PWRON 上升沿 IRQ 使能	RW	0

6	PWRON 下降沿 IRQ 使能	RW	0
5	PWRON 短按 IRQ 使能	RW	1
4	PWRON 长按 IRQ 使能	RW	1
3	DCDC3 欠压 IRQ 使能	RW	0
2	DCDC2 欠压 IRQ 使能	RW	0
1	保留	RW	0
0	芯片内部过温 IRQ 使能	RW	1

6.7.2.15 REG 21H: IRQ状态寄存器

默认值: 00H

复位: System reset

Bit	描述	R/W	默认值
7	PWRON 上升沿 IRQ 状态, 写 1 清零	RW	0
6	PWRON 下降沿 IRQ 状态, 写 1 清零	RW	0
5	PWRON 短按 IRQ 状态, 写 1 清零	RW	0
4	PWRON 长按 IRQ 状态, 写 1 清零	RW	0
3	DCDC3 欠压 IRQ 状态, 写 1 或电压恢复正常清零	RW	0
2	DCDC2 欠压 IRQ 状态, 写 1 或电压恢复正常清零	RW	0
1	保留	RW	0
0	芯片内部过温 IRQ 状态, 写 1 或温度恢复正常清零	RW	0

6.7.2.16 REG 22H: DCDC控制寄存器2

默认值: 00H

复位: Power on reset

Bit	描述	R/W	默认值
7-3	保留	RW	0
2	DCDC 频率设置 0: 1.5MHz 1: 2MHz	RW	0
1	DCDC1/2 双相使能 0: 关闭双相 1: 打开双相	RW	0
0	保留	RW	0

7 应用信息

7.1 DCDC/LDO 设计

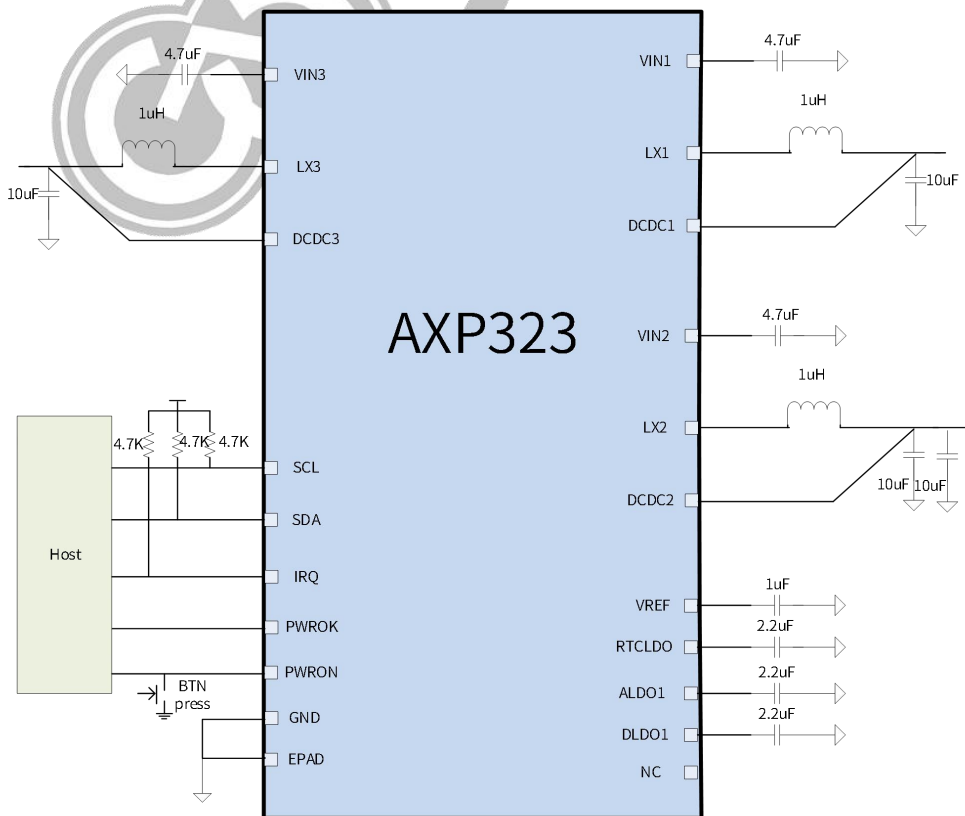
- LDO 的输出电容不小于 1 μ F。
- 对于定制为不使用（默认不输出）的 LDO，使其输出 pin 悬空即可，不需接电容。
- 各 DCDC 使用 1 μ H 电感，饱和电流大于负载电流的 30%以上，内阻不超过 30mohm。
- DCDC 输出电容不小于 10 μ F。

7.2 IO 设计

- TWSI:SDA/SCL 需外接上拉电阻到上拉源。
- IRQ pin 需外接 4.7k 上拉电阻到上拉源。
- 若系统需要 RESET 按键，可将按键连接在 PWROK pin 与地之间。
- PWRON 按键与 pin 之间需使用 RC（510 Ω +100nF）。

7.3 典型应用

图 7-1 典型应用图

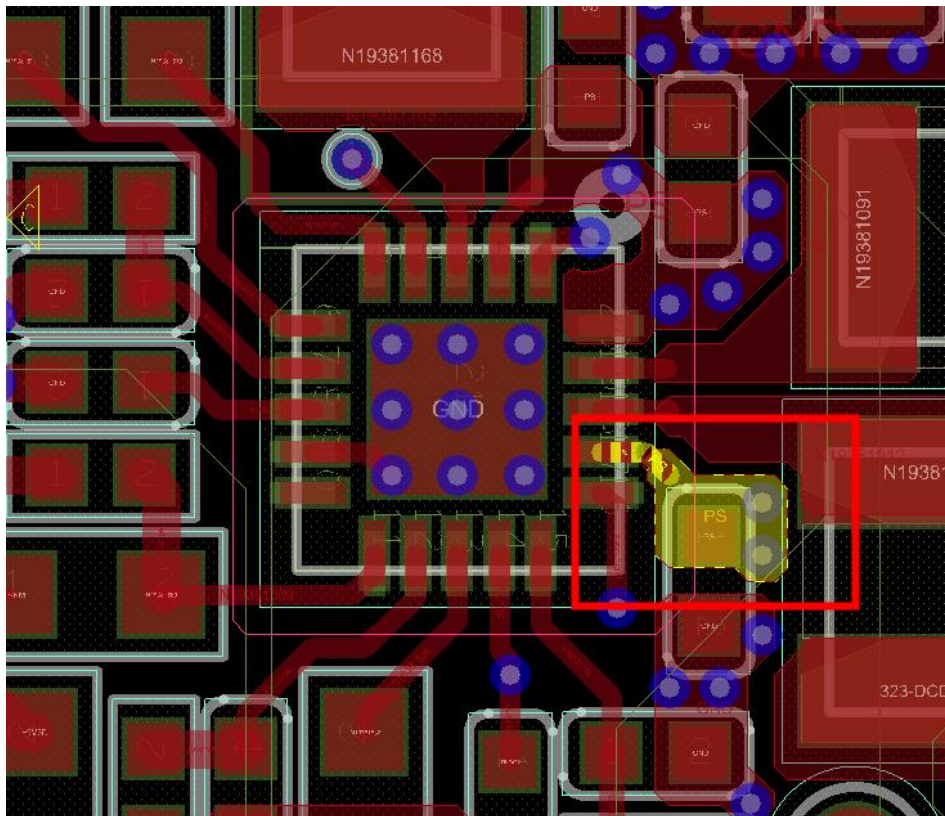


8 PCB Layout

电源输入、输出等大电流通路需加大线宽，以减小走线阻抗，减小走线造成的压降和损耗。

- DCDC 的输入和输出线宽: $\geq 150\text{mil}$ 。
- LDO 输出线宽根据负载电流决定。
- DCDC 反馈线需做好屏蔽，避免与电感开关等高频信号同层平行走线。
- DCDC 的电感靠近 PMIC，输出电容靠近电感。
- DCDC 的输入电容靠近 PMIC 的输入 pin (VIN1/VIN2/VIN3)，输入电源经过输入电容后进入输入 pin，参考下图（电源->过孔->电容->输入 pin）。

图 8-1 PCB 参考图



9 封装，运输，储存和烘烤信息

9.1 封装

AXP323 封装为 QFN3mm*3mm, 20-pin。图 9-1 为 AXP323 的封装。

图 9-1 封装信息

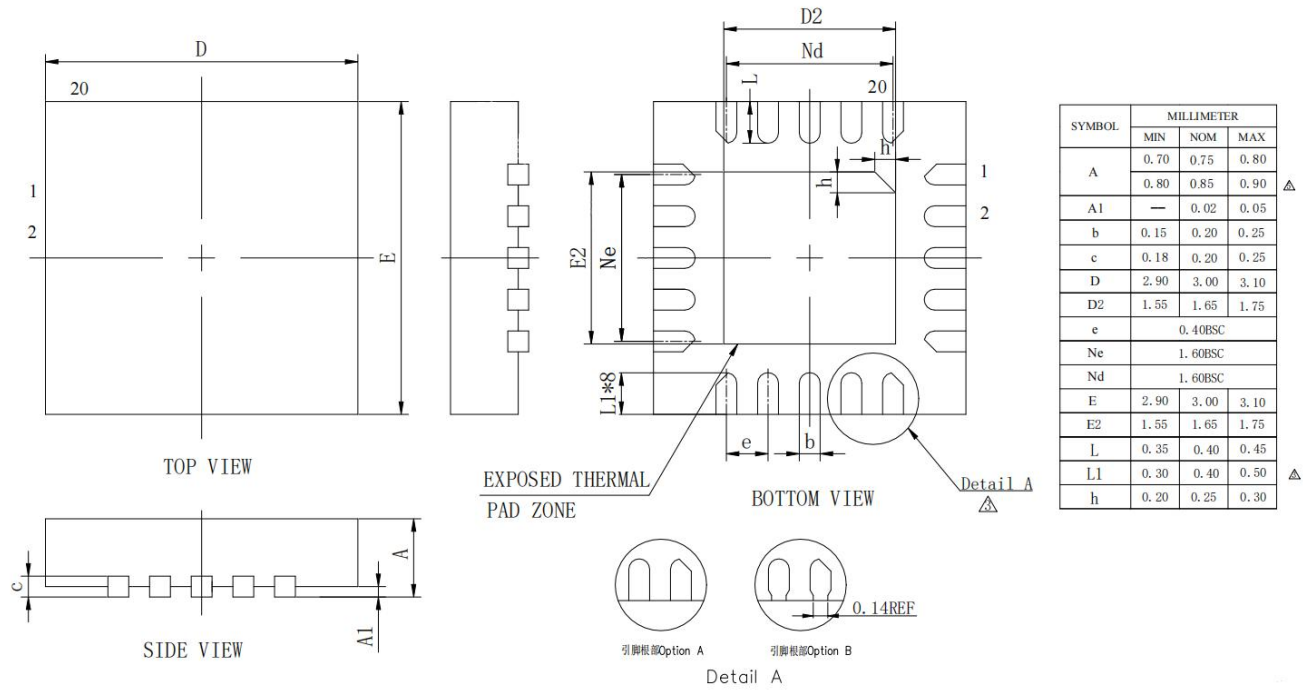


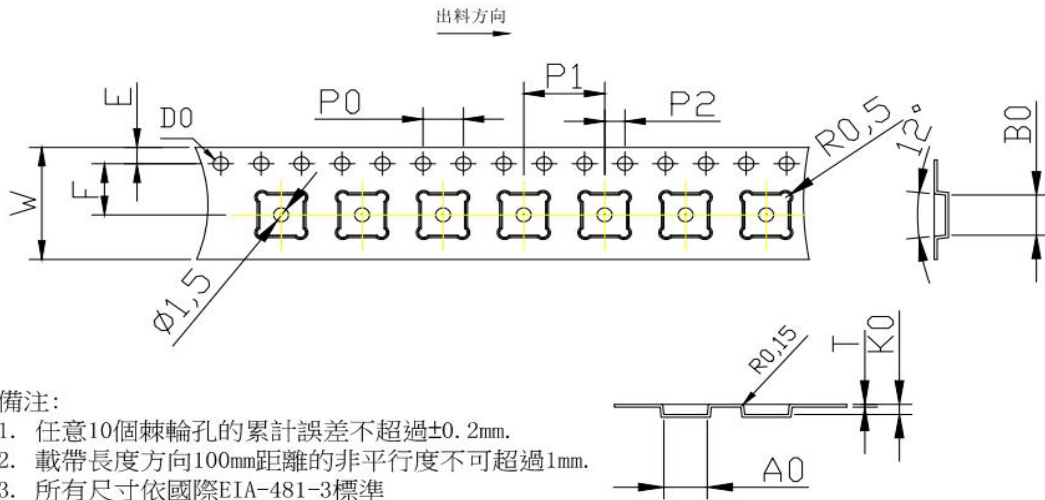
图 9-2 AXP323 丝印图



表 9-1 AXP323 丝印信息

No.	Marking	Description	Fixed/Dynamic
1	AXP323	Product name	Fixed
2	LLLLBA	Lot number	Dynamic
3	XXX1	Date code	Dynamic
4		X-POWERS logo	Fixed
5	White dot	Package pin 1	Fixed

9.2 运输

图 9-3 AXP323 卷带尺寸图

备注:

1. 任意10个棘轮孔的累计误差不超过±0.2mm.
2. 载带长度方向100mm距离的非平行度不可超过1mm.
3. 所有尺寸依国际EIA-481-3标准
4. 材质: 黑色 PS料, 厚度 0.3 ±0.05mm.
5. 表面电阻率 $10^5 \sim 10^{10} \Omega$.
6. 产品符合ROHS标准。

ITEM	W	A0	B0	K0	P0	P1	P2	F	S	E	D0	T
DIM	12±0.30	3.30±0.1	3.30±0.1	1.10±0.1	4.0±0.1	8.00±0.1	2.0±0.1	5.5±0.1	0.0±0.1	1.75±0.1	1.5 ^{±0.05}	0.3±0.05

表 9-2 AXP323 包装数量信息

Type	Quantity	Part Number
Tape	3000pcs/Tape	AXP323

9.3 储存

9.3.1 潮敏等级 Moisture Sensitivity Level(MSL)

封装的 MSL 表明其从包装袋中取出后能够承受暴露的能力。低 MSL 元件可以暴露于环境湿气的时间比高 MSL 元件的更长。所有的 MSL 定义如表 9-3 所示。

表 9-3 MSL 对应表

MSL	Out-of-bag floor life	Comments
1	Unlimited	≤30°C/85%RH
2	1 year	≤30°C/60%RH
2a	4 weeks	≤30°C/60%RH
3	168 hours	≤30°C/60%RH
4	72 hours	≤30°C/60%RH
5	48 hours	≤30°C/60%RH
5a	24 hours	≤30°C/60%RH
6	Time on Label(TOL)	≤30°C/60%RH

AXP323 归为 MSL3.

9.3.2 包装内储存条件

AXP323 的存储期限如表 9-4 所定义。

表 9-4 AXP323 包装内储存条件

Packing mode	Vacuum packing
Storage temperature	20°C~26°C
Storage humidity	40%~60%RH
Shelf life	12 months

9.3.3 包装外储存条件

根据 MSL 等级的定义，AXP323 的包装外储存条件如表 9-5 所示。

表 9-5 AXP323 包装外储存条件

Storage temperature	20°C~26°C
Storage humidity	40%~60%RH
Moisture Sensitivity Level(MSL)	3
Floor life	168 hours

有关本文档中的储存规则，请参照 *IPC/JEDEC J-STD-020C*。

9.4 烘烤

如果储存条件没有超过第 9.3.2 节和第 9.3.3 节中规定的条件，则无需烘烤 AXP323。若超过任何一个条件，则需要烘烤 AXP323。

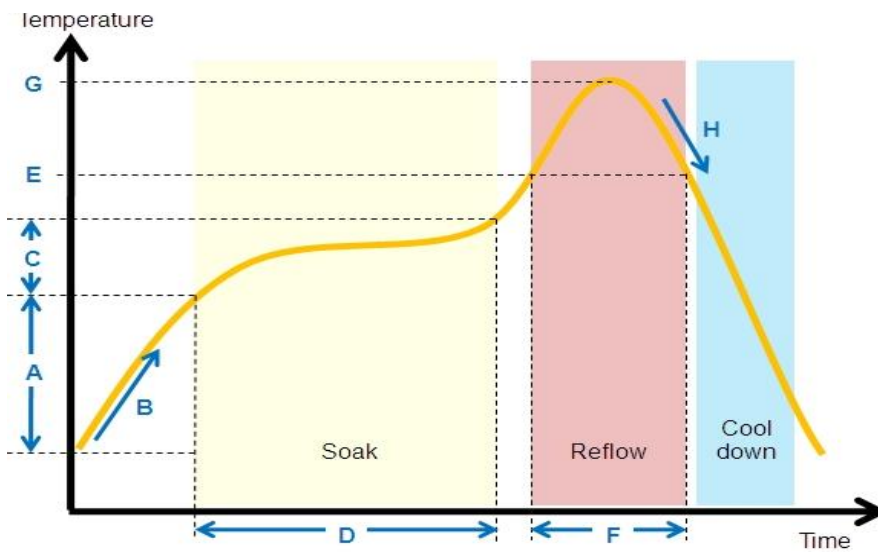
表 9-6 AXP323 烘烤条件

Surrounding	Condition	Note
Nitrogen	Tray: 125°C/8 hours Tape: 60°C/72 hours	Recommended condition. It is recommended to bake once, no more than three times.

10 回流焊曲线

本文推荐的回流焊曲线是一种无铅回流焊曲线，适用于无铅焊膏的纯无铅技术。

图 10-1 AXP323 典型回流焊曲线



AXP323 的回流焊曲线条件如表 10-1 所示。

表 10-1 AXP323 回流焊曲线条件

QTI typical SMT reflow profile conditions (for reference only)		
	Step	Reflow condition
Environment	N2 purge reflow usage (yes/no)	Yes, N2 purge used
	If yes, O2 ppm level	O2 < 1500 ppm
A	Preheat ramp up temperature range	25°C -> 150°C
B	Preheat ramp up rate	1.5~2.5 °C/sec
C	Soak temperature range	150°C -> 190°C
D	Soak time	80~110 sec
E	Liquidus temperature	217°C
F	Time above liquidus	60-90 sec
G	Peak temperature	240-250°C
H	Cool down temperature rate	≤4°C/sec

著作权声明


版权所有©2023 深圳芯智汇科技有限公司。保留一切权利。

本档及内容受著作权法保护，其著作权由深圳芯智汇科技有限公司（“芯智汇”）拥有并保留一切权利。

本档是芯智汇的原创作品和版权财产，未经芯智汇书面许可，任何单位和个人不得擅自摘抄、复制、修改、发表或传播本档内容的部分或全部，且不得以任何形式传播。

商标声明



X-Powers、（不完全列举）均为深圳芯智汇科技有限公司的商标或者注册商标。在本档描述的产品中出现的其它商标，产品名称，和服务名称，均由其各自所有人拥有。

免责声明

您购买的产品、服务或特性应受您与深圳芯智汇科技有限公司（“芯智汇”）之间签署的商业合同和条款的约束。本档中描述的全部或部分产品、服务或特性可能不在您所购买或使用的范围内。使用前请认真阅读合同条款和相关说明，并严格遵循本档的使用说明。您将自行承担任何不当使用行为（包括但不限于如超压，超频，超温使用）造成的不利后果，芯智汇概不负责。

本档作为使用指导仅供参考。由于产品版本升级或其他原因，本档内容有可能修改，如有变更，恕不另行通知。芯智汇尽全力在本档中提供准确的信息，但并不确保内容完全没有错误，因使用本档而发生损害（包括但不限于间接的、偶然的、特殊的损失）或发生侵犯第三方权利事件，芯智汇概不负责。本档中的所有陈述、信息和建议并不构成任何明示或暗示的保证或承诺。

本档未以明示或暗示或其他方式授予芯智汇的任何专利或知识产权。在您实施方案或使用产品的过程中，可能需要获得第三方的权利许可。请您自行向第三方权利人获取相关的许可。芯智汇不承担也不代为支付任何关于获取第三方许可的许可费或版税（专利税）。芯智汇不对您所使用的第三方许可技术做出任何保证、赔偿或承担其他义务。